

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-267616

(43)Date of publication of application : 29.09.2000

---

(51)Int.Cl. G09G 3/20  
G02F 1/133  
G09G 3/36

---

(21)Application number : 11-074788 (71)Applicant : SONY CORP

(22)Date of filing : 19.03.1999 (72)Inventor : UCHINO KATSUhide  
MAEKAWA TOSHIICHI

---

(54) LIQUID CRYSTAL DISPLAY DEVICE AND DRIVING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To improve picture quality by preventing ghosts and vertical stripes from occurring by sequentially generating sampling pulses which are not made to overlap switches connected with the same video signal line but are made to overlap adjacent switches.

SOLUTION: Switches SW1-SW4 each of a sampling switch group 16 are driven by generating the sampling pulses Vh1-1, Vh1-2, Vh2-1, Vh2-2 which are made not to overlap a switch connected with the same video signal but are made to overlap a switch adjacent to the sampling group 16. In such a manner, since video signals are not interfered with each other between different signal lines, the video signals are settled without occurrence of ghosts, and moreover since the video signals are not influenced by potential fluctuation of the signal lines vertical stripes do not occur.

-----  
-----  
LEGAL STATUS [Date of request for examination] 30.01.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and INPIT are not responsible for any  
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] n video-signal lines which input independently n video signals (n is two or more integers), respectively, The 1st driving means to which a pixel carries out sequential actuation of the picture element part which it comes to arrange in the shape of a matrix per line, The sampling switch group connected between each of said n video-signal lines by making n signal lines into a unit to each of the signal line wired for every train of said picture element part, It is not made to overlap to the switch connected to the same video-signal line among each switch of said sampling switch group. The liquid crystal display characterized by having the 2nd driving means which carries out sequential generating of the sampling pulse made to overlap to an adjoining switch, and drives each switch in order.

[Claim 2] It is the liquid crystal display according to claim 1 characterized by

supporting said phase of the sampling pulse in which two or more Gentlemen phases of the video signal of a system are generated from said 2nd driving means.

[Claim 3] In the liquid crystal display with which a pixel carries out sequential actuation of the picture element part which it comes to arrange in the shape of a matrix per pixel for every line As opposed to each of the signal line into which n video signals (n is two or more integers) were independently inputted through n video-signal lines, respectively and which was wired for every train of said picture element part About the sampling switch group connected between each of said n video-signal lines by making n signal lines into a unit The actuation approach of the liquid crystal display characterized by driving in order by the sampling pulse which was not made to overlap to the switch connected to the same video-signal line among each switch, but was made to overlap to an adjoining switch.

[Claim 4] It is the actuation approach of the liquid crystal display according to claim 3 characterized by supporting said phase of the sampling pulse in which two or more Gentlemen phases of the video signal of a system are generated from said 2nd driving means.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] the dot order which carries out sequential actuation of each pixel by which especially this invention has been arranged in the shape of a matrix about a liquid crystal display and its actuation approach per pixel at every line (line) -- it is related with the active matrix liquid crystal display and its actuation approach of an actuation [ degree ] method.

[0002]

[Description of the Prior Art] In the active matrix liquid crystal indicating equipment, it usually has the composition that the thin film transistor (TFT:thin film transistor) was used as a switching element of each pixel. An example of the configuration of this active-matrix mold TFT-liquid-crystal display is shown in drawing 5 . Here, since it is easy, the case of the pixel array of four-line four trains is taken and shown in the example.

[0003] In drawing 5 , the pixel 101 is arranged in the shape of a matrix at each of the gate lines Vg1-Vg4, and the intersections of signal lines sig1-sig4. This pixel 101 has the thin film transistor TFT by which the gate electrode was connected to the gate lines Vg1-Vg4, and the source electrode (or drain electrode) was connected to signal lines sig1-sig4, respectively, and the composition of having the retention volume Cs

with which one electrode was connected to the drain electrode (or source electrode) of this thin film transistor TFT. In addition, about liquid crystal cell LC, it is omitting here for the simplification of a drawing. As for this liquid crystal cell LC, that pixel electrode is connected to the drain electrode of a thin film transistor TFT.

[0004] In this pixel structure, the counterelectrode of liquid crystal cell LC which is not illustrated and the electrode of another side of retention volume Cs are connected to the Cs line 102 in common between each pixel. And predetermined direct current voltage is given to the counterelectrode of liquid crystal cell LC which is not illustrated, and the electrode of another side of retention volume Cs as a common electrical potential difference Vcom through this Cs line 102.

[0005] The scanning driver 103 performs processing which scans the gate lines Vg1-Vg4 sequentially to every 1 vertical period (1 field period), and chooses a pixel 101 as it per line. On the other hand, the source driver 104 performs processing which writes the video signal 1 and video 2 inputted by two lines to the pixel 101 of the line which carried out the sequential sampling and was chosen by the scanning driver 103 in every 1 level period (1H).

[0006] In this source driver 104 specifically Sampling switches sw1-sw4 are connected by turns between each signal lines sig1-sig4 of a picture element part, and each video-signal line 105-2, 105-1 which inputs a video signal 2 and video 1 independently, respectively. These two sampling switches sw1-sw4 become a pair at a time, answer the sampling pulses Vh1 and Vh2 outputted sequentially from each transfer stage 106-1, 106-2 of a shift register, and carry out sequential ON.

[0007] In the active-matrix mold TFT-liquid-crystal indicating equipment of the above-mentioned configuration, on the occasion of the point sequential actuation, conventionally, the mutual pulse overlapped and twisted the sampling pulses Vh1 and Vh2 outputted sequentially from each transfer stage 106-1, 106-2 of a shift register (Non-Overlap), and was generating them like so that clearly from the wave form chart of drawing 6. This is because interference of a video signal will arise since sampling switches sw1 and sw2 and sampling switches sw3 and sw4 will be in an ON state simultaneously temporarily in connection with sampling pulses Vh1 and Vh2 overlapping when it is this example and a ghost will be caused by this, if the adjoining sampling pulse overlaps.

[0008]

[Problem(s) to be Solved by the Invention] As mentioned above, when the adjoining sampling pulse does not overlap, as shown in the wave form chart of drawing 6, a sampling pulse Vh1 occurs, the writing of a video signal 2 and video 1 to a signal line 1 and sig 2 is performed, the sampling switches sw1 and sw2 after termination write-in [ the ] turn off, and a signal line 1 and sig 2 becomes high impedance because sampling switches sw1 and sw2 turn on. A sampling pulse Vh2 occurs succeeding after that, and the writing of a video signal 2 and video 1 to a signal line 3 and sig 4 is performed

because sampling switches sw3 and sw4 turn on.

[0009] Here, in each of a pixel 101, parasitic capacitance  $c_1$  exists between the source / drain electrode of a thin film transistor TFT, and each of signal lines sig1-sig4. For this reason, if the writing to a signal line 3 and sig 4 is performed after write-in termination of the video signal 1 and video 2 to a signal line 1 and sig 2 and the potential of a signal line sig3 changes, it will jump into the pixel by which this potential change is connected to the signal line sig2 through parasitic capacitance  $c_1$ , and, only in  $\Delta V_{sig}$ , only the potential of the pixel concerned will change.

[0010] In order that there may be no diving of potential change to the pixel connected to the signal line sig1 at this time, potential change of  $\Delta V_{sig}$  in the pixel concerned is not produced. That is, potential change of this  $\Delta V_{sig}$  is produced only about the pixel connected to the signal line sig2 with potential change of the signal line sig3 concerned at the time of the writing of the video signal video2 to a signal line sig3. Consequently, on a display screen, potential change of the pixel train of every other train serves as a vertical stripe, appears, and causes image quality degradation.

[0011] When it generates so that from having mentioned above, and the adjoining pulse may not overlap the sampling pulse for a horizontal scanning in point sequential actuation While the ghost caused by interference of a video signal is removable, it originates in the parasitic capacitance  $c_1$  between the source / drain electrode of a thin film transistor TFT, and each of signal lines sig1-sig4. When the potential change at the time of the writing of the video signal of a certain signal line jumps into the next signal line, a vertical stripe will occur.

[0012] The place which this invention is made in view of the above-mentioned technical problem, and is made into the object is to offer the liquid crystal display which was not made to generate a ghost, but moreover removed the vertical stripe, and aimed at improvement in image quality, and its actuation approach.

[0013]

[Means for Solving the Problem] In the liquid crystal display with which a pixel carries out sequential actuation of the picture element part which it comes to arrange in the shape of a matrix per pixel for every line in this invention in order to attain the above-mentioned object While inputting independently  $n$  video signals ( $n$  is two or more integers) through  $n$  video-signal lines, respectively The sampling switch group with which it comes to connect a switch between each of  $n$  video-signal lines, respectively is prepared by making  $n$  signal lines into a unit to each of the signal line wired for every train of a picture element part. While carrying out sequential actuation of the picture element part per line, about a sampling switch group It is made to drive in order by the sampling pulse which was not made to overlap to the switch connected to the same video-signal line among each sampling switch, but was made to overlap to an adjoining switch.

[0014] Thus, since the sampling switch which is generating a sampling pulse so that it

may not be made to overlap to the sampling switch connected to the same video-signal line, and was connected to the same video-signal line will not be in an ON state simultaneously, a video signal does not interfere each other between different signal lines. Moreover, even if it is generating a sampling pulse so that it may be made to overlap to the adjoining sampling switch, and parasitic capacitance exists between the source / drain electrode of each pixel transistor, and each of a signal line, though potential change of the signal line through this parasitic capacitance jumps into the next signal line, since that signal line is in a low impedance, it is not influenced [ that ].

[0015]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail with reference to a drawing.

[0016] Drawing 1 is the circuit diagram showing the example of a configuration of the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method concerning the 1st operation gestalt of this invention. Here, since it is easy, the case of the pixel array of four-line four trains is taken and shown in the example.

[0017] In drawing 1 , the pixel 11 is arranged in the shape of a matrix at each of the gate lines  $Vg1-Vg4$ , and the intersections of signal lines  $sig1-sig4$ . This pixel 11 has the thin film transistor (pixel transistor) TFT by which the gate electrode was connected to the gate lines  $Vg1-Vg4$ , and the source electrode (or drain electrode) was connected to signal lines  $sig1-sig4$ , respectively, and the composition of having the retention volume  $Cs$  with which one electrode was connected to the drain electrode (or source electrode) of this thin film transistor TFT. In addition, about liquid crystal cell LC, it is omitting here for the simplification of a drawing. As for this liquid crystal cell LC, that pixel electrode is connected to the drain electrode of a thin film transistor TFT.

[0018] In this pixel structure, the counterelectrode of liquid crystal cell LC which is not illustrated and the electrode of another side of retention volume  $Cs$  are connected to the  $Cs$  line 12 in common between each pixel. And predetermined direct current voltage is given to the counterelectrode of liquid crystal cell LC which is not illustrated, and the electrode of another side of retention volume  $Cs$  as a common electrical potential difference  $Vcom$  through this  $Cs$  line 12. In addition, the  $Cs$  line 102 has a resisted part  $RCs$  between each pixel of adjacent right and left.

[0019] The scanning driver 13 which is a vertical-drive circuit performs processing which is arranged on the left-hand side of a picture element part, scans the gate lines  $Vg1-Vg4$  sequentially for every 1 field period, and chooses a pixel 11 per line (line). the video signal 1 and video 2 which the source driver 14 which is a level actuation circuit is arranged on the other hand at a picture element part upside, and is inputted by  $n$  lines ( $n$  is two or more integers), for example, two lines, -- 1 -- a sequential sampling is carried out for every  $H$ , and processing written in to the pixel 11 of the line chosen by the scanning driver 13 is performed.

[0020] Specifically in this source driver 14, two video signals 1 and video 2 are inputted through two video-signal lines 15-1 and 15-2. Moreover, sampling switches sw1-sw4 are connected by making two signal lines into a unit to each of the signal lines sig1-sig4 wired for every train of a picture element part between two video-signal lines 15-2 and each of 15-1. That is, the end is connected to each of signal lines sig1-sig4, the other end is connected by turns to two video-signal lines 15-2 and 15-1, and sampling switches sw1-sw4 constitute the sampling switch group 16.

[0021] The shift register (each transfer stage 17-1, 17-2, 17-3, 17-4) is further prepared in the source driver 14. From each transfer stage 17-1 of this shift register, 17-2, 17-3, and 17-4, as shown in the timing chart of drawing 2, the level start pulse Hst is answered and a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 are outputted in order synchronizing with the level clock CK. In addition, the level clock CK used with this equipment is set to the clock CK (see drawing 6) (a period is  $\tau/2$ ) twice the frequency of level used with equipment conventionally shown in drawing 5.

[0022] Each transfer stage 17-1 of a shift register, 17-2, 17-3, the sampling pulse Vh 1-1 outputted from 17-4, Vh 1-2, Vh 2-1, and Vh 2-2 are given to each sampling switches sw1-sw4 of the sampling switch group 16, respectively. Here, the mutual phase relation of these sampling pulses Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 is explained.

[0023] In each transfer stage 17-1 of a shift register, 17-2, 17-3, and 17-4 In generating a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 So that it may not be made to overlap to the switch connected to the same video-signal line among each switch of the sampling switch group 16 (Non-Overlap) but may be made to overlap to an adjoining switch A sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 are generated.

[0024] Namely, the inside of each switch of the sampling switch group 16, The sampling pulse Vh 1-1 and Vh 2-1 which are given to the sampling switches sw1 and sw3 connected to the video-signal line 15-2, The sampling pulse Vh 1-2 and Vh 2-2 which are given to the sampling switches sw2 and sw4 connected to the video-signal line 15-1 do not overlap mutually. The sampling pulse Vh 1-1, Vh 1-2 and Vh 1-2, Vh 2-1 and Vh 2-1, and Vh 2-2 which are given to the adjoining sampling switches sw1-sw4 so that it may overlap mutually A sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 are generated.

[0025] Specifically, a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 have respectively the relation from which the phase shifted by the half-clock of the level clock CK so that clearly from the timing chart of drawing 2. Thereby, a sampling pulse Vh 1-1, Vh 1-2 and Vh 1-2, Vh 2-1 and Vh 2-1, and Vh 2-2 serve as phase relation on which it overlaps mutually by the half-clock of the level clock CK, and a sampling clock Vh 2-1 takes action on to the timing of falling of a sampling pulse Vh 1-1, and a

sampling clock Vh 2-2 takes action to the timing of falling of a sampling pulse Vh 1-2. [0026] Moreover, it is set up so that it may become the phase relation also about two video signals 1 and video 2 inputted in connection with a sampling pulse Vh 1-1, Vh 1-2 and Vh 2-1, and Vh 2-2 having the relation from which the phase shifted by the half-clock of the level clock CK. That is, a video signal video2 has the relation which was in the phase by the half-clock of the level clock CK to a video signal video1.

[0027] Next, actuation of the active-matrix mold TFT-liquid-crystal indicating equipment of the point sequential actuation method of the above-mentioned configuration is explained with reference to the timing chart of drawing 2 .

[0028] First, if a scan pulse is outputted from the scanning driver 13 to the gate line Vg1, this scan pulse will be impressed to the gate electrode of the thin film transistor TFT of each pixel of an one-line (one line) eye through the gate line Vg1. On the other hand, from each transfer stage 17-1 of a shift register, 17-2, 17-3, and 17-4, a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 are outputted in order with the phase relation shown in drawing 2 .

[0029] In this horizontal scanning of the 1st line, a sampling pulse Vh 1-1 starts first. Then, a sampling switch sw1 will be in an ON (close) condition, and a video signal video2 will be written in a signal line sig1 through this sampling switch sw1. Next, a sampling pulse Vh 1-2 starts after the half-clock of the level clock CK. Then, a sampling switch sw2 will be in an ON state, and a video signal video1 is written in a signal line sig2 through this sampling switch sw2.

[0030] Furthermore, a sampling pulse Vh 2-1 starts at the same time a sampling pulse Vh 1-1 falls after the half-clock of the level clock CK. Then, a sampling switch sw1 will be in an OFF (open) condition, the writing of the video signal video2 to a signal line sig1 is completed, instead, a sampling switch sw3 will be in an ON state, and a video signal video2 is written in a signal line sig3 through this sampling switch sw3.

[0031] Furthermore, a sampling pulse Vh 2-2 starts at the same time a sampling pulse Vh 1-2 falls after the half-clock of the level clock CK. Then, a sampling switch sw2 will be in an OFF state, the writing of the video signal video1 to a signal line sig2 is completed, instead, a sampling switch sw4 will be in an ON state, and a video signal video1 is written in a signal line sig4 through this sampling switch sw4.

[0032] By the above actuation procedure, two video signals 1 and video 2 are written in each pixel by turns in point sequential to each pixel of the 1st line synchronizing with each transfer stage 17-1 of a shift register, 17-2, 17-3, the sampling pulse Vh 1-1 outputted sequentially from 17-4, Vh 1-2, Vh 2-1, and Vh 2-2. Writing is performed by the procedure with the same said of the 2nd line, the 3rd line, and the 4th line.

[0033] As mentioned above, it sets to the active matrix liquid crystal display of a point sequential actuation method. In generating a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 By having made it not make it overlap to the switch connected to the



same video-signal line among each switch of the sampling switch group 16. Since a sampling switch sw1, and sw3, sw2 and sw4 will not be in an ON state simultaneously, a video signal does not interfere each other between different signal lines (between signal lines sig1 and sig3, between sig2 and sig4), therefore a ghost does not occur. [0034] Moreover, by having made it make it overlap to the sampling switch which the sampling switch group 16 adjoins in generating a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2. When the writing of the video signal video2 to a signal line sig3 is considered, even if the potential of the signal line sig3 concerned changes with those writing, since this time amount has a sampling switch sw2 in an ON state, a signal line sig2 is in a low impedance.

[0035] [ as shown in drawing 1 , when parasitic capacitance c1 exists by this between the source / drain electrode of the thin film transistor TFT of each pixel 11, and each of signal lines sig1-sig4 ] Though potential change of a signal line sig3 jumps into a signal line sig2 through this parasitic capacitance c1, when a signal line sig2 is a low impedance, the potential of a signal line sig2 does not change in response to that effect. Therefore, the vertical stripe which was the technical problem of the conventional technique does not occur.

[0036] Drawing 3 is the circuit diagram showing the example of a configuration of the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method concerning the 2nd operation gestalt of this invention. Here, since it is easy, the case of the pixel array of four-line eight trains is taken and shown in the example. Moreover, with this operation gestalt, the case where four video signals 1, 2, 3, and video 4 are applied to the liquid crystal display considered as an input is taken for the example. In addition, about the structure of a picture element part, it is completely the same as the case of the 1st operation gestalt, and the same sign is attached and shown in drawing 1 and an equivalent part among drawing.

[0037] In the active-matrix mold TFT-liquid-crystal indicating equipment of the point sequential actuation method concerning this 2nd operation gestalt, the configuration of the source driver 24 differs from the liquid crystal display concerning the 1st operation gestalt. Hereafter, the concrete configuration of this source driver 24 is explained.

[0038] Four video signals 1, 2, 3, and video 4 are inputted through four video-signal lines 25-1, 25-2, 25-3, and 25-4. Moreover, sampling switches sw1-sw8 are connected with each of four video-signal lines 25-1, 25-2, 25-3, and 25-4 in between by making four signal lines into a unit to each of the signal lines sig1-sig8 wired for every train of a picture element part. That is, one edge each of sampling switches sw1-sw8 is connected to each of signal lines sig1-sig8, and each other end of sampling switches sw1-sw4, and sw5-sw8 is connected to four video-signal lines 25-1, 25-2, 25-3, and 25-4, respectively.

[0039] The shift register (each transfer stage 27-1, 27-2, 27-3, 27-4, 27-5, 27-6,

27-7, 27-8) is further prepared in the source driver 24. From each transfer stage 27-1 of this shift register, 27-2, 27-3, 27-4, 27-5, 27-6, 27-7, and 27-8, a sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 are outputted in order. And these sampling pulses Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 are given to sampling switches sw1-sw8, respectively.

[0040] In generating a sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 Each transfer stage 27-1 to 27-8 of a shift register So that it may not be made to overlap to the switch connected to the same video-signal line among sampling switches sw1-sw8 but may be made to overlap to an adjoining switch A sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 are generated.

[0041] that is The sampling pulse Vh 1-1 given to the switches sw1 and sw5 connected to the video-signal line 25-4, Vh 2-1, the sampling pulse Vh 1-2 and Vh 2-2 which are given to the switches sw2 and sw6 connected on the video-signal line 25-3, The sampling pulse Vh 1-3 given to the switches sw3 and sw7 connected to the video-signal line 25-2, Vh 2-3, and the sampling pulse Vh 1-4 and Vh 2-8 which are given to the switches sw4 and sw8 connected on the video-signal line 25-1 A sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 are generated so that it may not overlap mutually.

[0042] Furthermore The sampling pulse Vh 1-1, Vh 1-2 and Vh 1-2, Vh 1-3 and Vh 1-3, Vh 1-4 and Vh 1-4, Vh 2-1 and Vh 2-1, Vh 2-2 and Vh 2-2, Vh 2-3 and Vh 2-3, and Vh 2-4 which are given to the adjoining sampling switches sw1-sw8 A sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 are generated so that it may overlap mutually.

[0043] Thus, four video signals 1, 2, 3, and video 4 are also set to the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method considered as an input. In generating a sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 Each transfer stage 27-1 to 27-8 of a shift register By not making it overlap to the switch connected to the same video-signal line among sampling switches sw1-sw8, but having made it make it overlap to an adjoining switch By the same actuation principle as the case of the 1st operation gestalt, a ghost is not generated and, moreover, a vertical stripe can be removed.

[0044] In addition, it sets in this 2nd operation gestalt. By giving a sampling pulse Vh 1-1, Vh 1-2, Vh 1-3, Vh 1-4, Vh 2-1, Vh 2-2, Vh 2-3, and Vh 2-4 to each of sampling switches sw1, sw2, sw3, sw4, sw5, sw6, sw7, and sw8 Although sampling switches sw1, sw2, sw3, sw4, sw5, sw6, sw7, and sw8 are driven separately, it is not limited to this configuration.

[0045] The configuration of the modification is shown in drawing 4 . Two sampling switches sw1, sw2, sw3, sw4, sw5, sw6, sw7, and sw8 are made into each pair so that clearly from this drawing. Namely, a sampling switch sw1, sw2 and sw3, sw4 and sw5,

and sw6, sw7 and sw8 are made into a pair. On the other hand, a shift register is constituted from four steps of transfer stages 37-1, 37-2, 37-3, and 37-4, and it is made to output a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 in the source driver 34 from these transfers stage 37-1, 37-2, 37-3, and 37-4.

[0046] In generating these sampling pulses Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2 So that it may not be made to overlap to the sampling switch connected to the same video-signal line among sampling switches sw1-sw8 but may be made to overlap to an adjoining switch By generating a sampling pulse Vh 1-1, Vh 1-2, Vh 2-1, and Vh 2-2, a ghost is not generated and, moreover, a vertical stripe can be removed. Moreover, since the number of stages of a shift register is made in half [ in the case of the 2nd operation gestalt ], simplification of the circuitry of a source driver can also be attained.

[0047] In addition, although each above-mentioned operation gestalt took and explained the case where the numbers of systems of the video signal to input were two lines and four lines to the example, when it is three lines, it can apply to the basis of the basic principle of each operation gestalt mentioned above also to five or more cases similarly.

[0048] Moreover, although the case where it applied to the liquid crystal display which carried the analog interface actuation circuit which considers an analog video signal as an input, samples this in the above-mentioned operation gestalt, and drives each pixel in point sequential was explained A digital video signal can be considered as an input, after latching this, it can change into an analog video signal, and it can apply to the liquid crystal display which carried the digital interface actuation circuit which samples this analog video signal and drives each pixel in point sequential similarly.

[0049]

[Effect of the Invention] As explained above, according to this invention, it sets to the active matrix liquid crystal display of a point sequential actuation method. So that it may not be made to overlap to the sampling switch connected to the same video-signal line And by generating a sampling pulse and having made it drive each sampling switch so that it may be made to overlap to the adjoining sampling switch Since a video signal does not interfere each other between different signal lines, it is not necessary to generate a ghost. And though potential change of the signal line through the parasitic capacitance which exists between the source / drain electrode of each pixel transistor, and each of a signal line jumps into the next signal line, in order not to be influenced [ the ], Therefore, image quality can be improved substantially, without generating a vertical stripe.

---

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the example of a configuration of the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method concerning the 1st operation gestalt of this invention.

[Drawing 2] It is a timing chart for explanation of the active-matrix mold TFT-liquid-crystal indicating equipment of the point sequential actuation method concerning the 1st operation gestalt of operation.

[Drawing 3] It is the circuit diagram showing the example of a configuration of the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method concerning the 2nd operation gestalt of this invention.

[Drawing 4] It is the circuit diagram showing the example of a configuration of the active-matrix mold TFT-liquid-crystal display of the point sequential actuation method concerning the modification of the 2nd operation gestalt.

[Drawing 5] It is the circuit diagram showing the conventional example of the active-matrix mold TFT-liquid-crystal display of a point sequential actuation method.

[Drawing 6] It is a timing chart for explanation of the active-matrix mold TFT-liquid-crystal indicating equipment of the point sequential actuation method concerning the conventional example of operation.

[Description of Notations]

11 [ -- A source driver, 15-1, 15-2, 25-1 to 25-4 / -- A video-signal line, 16 / -- A sampling switch group, 17-1 to 17-4, 27-1 to 27-8, 37-1 to 37-4 / -- Each transfer stage of a shift register sw1-sw8 / -- Sampling switch ] -- A pixel, 12 -- Cs line, 13 -- A scanning driver, 14, 24, 34

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-267616  
(P2000-267616A)

(43)公開日 平成12年9月29日(2000.9.29)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード <sup>*</sup> (参考)
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 V 2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
G 0 9 G 3/36		G 0 9 G 3/36	5 C 0 8 0

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21)出願番号 特願平11-74788

(22)出願日 平成11年3月19日(1999.3.19)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 内野 勝秀

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(72)発明者 前川 敏一

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(74)代理人 100086298

弁理士 船橋 國則

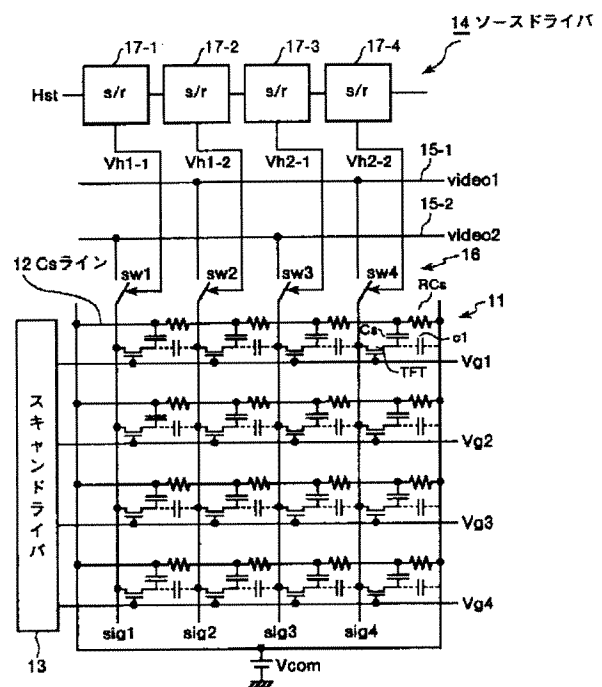
最終頁に続く

(54)【発明の名称】 液晶表示装置およびその駆動方法

(57)【要約】

【課題】 点順次駆動において、サンプリングパルスをオーバーラップさせないように生成すると、画素トランジスタと信号ラインの間に存在する寄生容量に起因する信号ラインからの電位変化の飛び込みによって縦スジが発生する。

【解決手段】 点順次駆動方式のアクティブマトリクス型TFT液晶表示装置において、サンプリングパルスV<sub>h1-1</sub>、V<sub>h1-2</sub>、V<sub>h2-1</sub>、V<sub>h2-2</sub>を生成するに当たって、同一の映像信号ライン(15-2/15-1)に接続されたサンプリングスイッチ(sw1とsw3/sw2とsw4)に与えるサンプリングパルスV<sub>h1-1</sub>とV<sub>h2-1</sub>/V<sub>h1-2</sub>とV<sub>h2-2</sub>についてはオーバーラップさせないように、また隣接するサンプリングスイッチ(sw1とsw2、sw2とsw3、sw3とsw4)に与えるサンプリングパルスV<sub>h1-1</sub>とV<sub>h1-2</sub>、V<sub>h1-2</sub>とV<sub>h2-1</sub>、V<sub>h2-1</sub>とV<sub>h2-2</sub>についてはオーバーラップさせるようにする。



## 【特許請求の範囲】

【請求項1】 n系統（nは2以上の整数）の映像信号をそれぞれ独立に入力するn本の映像信号ラインと、画素がマトリクス状に配置されてなる画素部を行単位で順次駆動する第1の駆動手段と、

前記画素部の各列ごとに配線された信号ラインの各々に対して、n本の信号ラインを単位として前記n本の映像信号ラインの各々との間に接続されたサンプリングスイッチ群と、

前記サンプリングスイッチ群の各スイッチのうち、同一の映像信号ラインに接続されたスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせたサンプリングパルスを順次発生して各スイッチを順に駆動する第2の駆動手段とを備えたことを特徴とする液晶表示装置。

【請求項2】 前記複数系統の映像信号の各位相は、前記第2の駆動手段から発生されるサンプリングパルスの位相に対応していることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 画素がマトリクス状に配置されてなる画素部を、行ごとに画素単位で順次駆動する液晶表示装置において、

n系統（nは2以上の整数）の映像信号をn本の映像信号ラインを通してそれぞれ独立に入力し、

前記画素部の各列ごとに配線された信号ラインの各々に対して、n本の信号ラインを単位として前記n本の映像信号ラインの各々との間に接続されたサンプリングスイッチ群について、各スイッチのうち同一の映像信号ラインに接続されたスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせたサンプリングパルスによって順に駆動することを特徴とする液晶表示装置の駆動方法。

【請求項4】 前記複数系統の映像信号の各位相は、前記第2の駆動手段から発生されるサンプリングパルスの位相に対応していることを特徴とする請求項3記載の液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶表示装置およびその駆動方法に関し、特にマトリクス状に配置された各画素をライン（行）ごとに画素単位で順次駆動する点順次駆動方式のアクティブマトリクス型液晶表示装置およびその駆動方法に関する。

## 【0002】

【従来の技術】アクティブマトリクス型液晶表示装置では、通常、各画素のスイッチング素子として薄膜トランジスタ（TFT：thin film transistor）が用いられた構成となっている。このアクティブマトリクス型TFT液晶表示装置の構成の一例を図5に示す。ここでは、簡単のために、4行4列の画素配列の場合を例に採って示

している。

【0003】図5において、ゲートラインVg1～Vg4の各々と信号ラインsig1～sig4の各々の交差部に、画素101がマトリクス状に配置されている。この画素101は、ゲート電極がゲートラインVg1～Vg4に、ソース電極（又は、ドレイン電極）が信号ラインsig1～sig4にそれぞれ接続された薄膜トランジスタTFTと、この薄膜トランジスタTFTのドレイン電極（又は、ソース電極）に一方の電極が接続された保持容量Csとを有する構成となっている。なお、ここでは、図面の簡素化のために、液晶セルLCについては省略している。この液晶セルLCは、その画素電極が薄膜トランジスタTFTのドレイン電極に接続されている。

【0004】この画素構造において、図示せぬ液晶セルLCの対向電極および保持容量Csの他方の電極は各画素間で共通にCsライン102に接続されている。そして、このCsライン102を介して所定の直流電圧がコモン電圧Vcomとして、図示せぬ液晶セルLCの対向電極および保持容量Csの他方の電極に与えられるようになっている。

【0005】スキन्दライバ103は、1垂直期間（1フィールド期間）ごとにゲートラインVg1～Vg4を順次走査して画素101を行単位で選択する処理を行う。一方、ソースドライバ104は、例えば2系統で入力される映像信号video1, 2を1水平期間（1H）ごとに順次サンプリングし、スキन्दライバ103によって選択された行の画素101に対して書き込む処理を行う。

【0006】このソースドライバ104において、具体的には、画素部の各信号ラインsig1～sig4と、映像信号video2, 1をそれぞれ独立に入力する各映像信号ライン105-2, 105-1との間にサンプリングスイッチsw1～sw4が交互に接続され、これらサンプリングスイッチsw1～sw4が2個ずつ対となってシフトレジスタの各転送段106-1, 106-2から順に出力されるサンプリングパルスVh1, Vh2にตอบสนองして順次オンするようになっている。

【0007】上記構成のアクティブマトリクス型TFT液晶表示装置において、その点順次駆動に際して、従来は、シフトレジスタの各転送段106-1, 106-2から順に出力されるサンプリングパルスVh1, Vh2を、図6の波形図から明らかなように、相互のパルスがオーバーラップしない（Non-Overlap）ように生成していた。これは、隣接するサンプリングパルスがオーバーラップしていると、本例の場合、サンプリングパルスVh1, Vh2がオーバーラップしていることに伴ってサンプリングスイッチsw1, sw2とサンプリングスイッチsw3, sw4が一時的に同時にオン状態となることから、映像信号の干渉が生じ、これによってゴ

ーストが引き起こされるからである。

#### 【0008】

【発明が解決しようとする課題】 上述したように、隣接するサンプリングパルスがオーバーラップしていない場合には、図6の波形図に示すように、サンプリングパルス $V_{h1}$ が発生し、サンプリングスイッチ $sw1$ 、 $sw2$ がオンすることで、信号ライン $sig1$ 、 $2$ に対する映像信号 $video2$ 、 $1$ の書き込みが行われ、その書き込み終了後サンプリングスイッチ $sw1$ 、 $sw2$ がオフし、信号ライン $sig1$ 、 $2$ がハイインピーダンスになる。その後引き続いてサンプリングパルス $V_{h2}$ が発生し、サンプリングスイッチ $sw3$ 、 $sw4$ がオンすることで、信号ライン $sig3$ 、 $4$ に対する映像信号 $video2$ 、 $1$ の書き込みが行われる。

【0009】 ここで、画素101の各々において、薄膜トランジスタTFTのソース／ドレイン電極と信号ライン $sig1 \sim sig4$ の各々との間に寄生容量 $c1$ が存在する。このため、信号ライン $sig1$ 、 $2$ への映像信号 $video1$ 、 $2$ の書き込み終了後、信号ライン $sig3$ 、 $4$ に対する書き込みが行われ、信号ライン $sig3$ の電位が変化すると、この電位変化が寄生容量 $c1$ を介して信号ライン $sig2$ に接続されている画素に飛び込み、当該画素の電位のみが $\Delta V_{sig}$ だけ変化する。

【0010】 このとき、信号ライン $sig1$ に接続されている画素に対しては電位変化の飛び込みが無い場合、当該画素における $\Delta V_{sig}$ の電位変化は生じない。すなわち、この $\Delta V_{sig}$ の電位変化は、信号ライン $sig3$ への映像信号 $video2$ の書き込み時の当該信号ライン $sig3$ の電位変化に伴って、信号ライン $sig2$ に接続されている画素についてのみ生じる。その結果、1列おきの画素列の電位変化は、表示画面上に縦スジとなって現れ、画質劣化の原因となる。

【0011】 上述したことから明らかなように、点順次駆動において、水平走査のためのサンプリングパルスを、隣接するパルスがオーバーラップしないように生成した場合には、映像信号の干渉によって引き起こされるゴーストを除去することができる反面、薄膜トランジスタTFTのソース／ドレイン電極と信号ライン $sig1 \sim sig4$ の各々との間の寄生容量 $c1$ に起因して、ある信号ラインの映像信号の書き込み時の電位変化が隣りの信号ラインに飛び込むことによって縦スジが発生することになる。

【0012】 本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、ゴーストを発生させず、しかも縦スジを除去して画質の向上を図った液晶表示装置およびその駆動方法を提供することにある。

#### 【0013】

【課題を解決するための手段】 上記目的を達成するため、本発明では、画素がマトリクス状に配置されてなる画素部を、行ごとに画素単位で順次駆動する液晶表示装

置において、 $n$ 系統( $n$ は2以上の整数)の映像信号を $n$ 本の映像信号ラインを通してそれぞれ独立に入力するとともに、画素部の各列ごとに配線された信号ラインの各々に対して、 $n$ 本の信号ラインを単位として $n$ 本の映像信号ラインの各々との間にそれぞれスイッチが接続されてなるサンプリングスイッチ群を設け、画素部を行単位で順次駆動する一方、サンプリングスイッチ群について、各サンプリングスイッチのうち同一の映像信号ラインに接続されたスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせたサンプリングパルスによって順に駆動するようにする。

【0014】 このように、同一映像信号ラインに接続されたサンプリングスイッチに対してはオーバーラップさせないようにサンプリングパルスを生成することで、同一映像信号ラインに接続されたサンプリングスイッチが同時にオン状態とならないため、異なる信号ライン間で映像信号が干渉し合うことがない。また、隣接するサンプリングスイッチに対してはオーバーラップさせるようにサンプリングパルスを生成することで、各画素トランジスタのソース／ドレイン電極と信号ラインの各々との間に寄生容量が存在したとしても、この寄生容量を介してある信号ラインの電位変化が隣りの信号ラインに飛び込んだとしても、その信号ラインがローインピーダンスにあるため、その影響を受けることはない。

#### 【0015】

【発明の実施の形態】 以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0016】 図1は、本発明の第1実施形態に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の構成例を示す回路図である。ここでは、簡単のために、4行4列の画素配列の場合を例に採って示している。

【0017】 図1において、ゲートライン $V_{g1} \sim V_{g4}$ の各々と信号ライン $sig1 \sim sig4$ の各々の交差部に、画素11がマトリクス状に配置されている。この画素11は、ゲート電極がゲートライン $V_{g1} \sim V_{g4}$ に、ソース電極(又は、ドレイン電極)が信号ライン $sig1 \sim sig4$ にそれぞれ接続された薄膜トランジスタ(画素トランジスタ)TFTと、この薄膜トランジスタTFTのドレイン電極(又は、ソース電極)に一方の電極が接続された保持容量 $C_s$ とを有する構成となっている。なお、ここでは、図面の簡素化のために、液晶セルLCについては省略している。この液晶セルLCは、その画素電極が薄膜トランジスタTFTのドレイン電極に接続されている。

【0018】 この画素構造において、図示せぬ液晶セルLCの対向電極および保持容量 $C_s$ の他方の電極は各画素間で共通に $C_s$ ライン12に接続されている。そして、この $C_s$ ライン12を介して所定の直流電圧が共通電圧 $V_{com}$ として、図示せぬ液晶セルLCの対向電

極および保持容量 $C_s$ の他方の電極に与えられるようになっている。なお、 $C_s$ ライン102は、隣り合う左右の各画素間で抵抗分 $RC_s$ を有している。

【0019】垂直駆動回路であるスキヤンドライバ13は、画素部の例えば左側に配置されて1フィールド期間ごとにゲートライン $V_{g1} \sim V_{g4}$ を順次走査して画素11を行(ライン)単位で選択する処理を行う。一方、水平駆動回路であるソースドライバ14は、画素部の例えば上側に配置されて $n$ 系統( $n$ は2以上の整数)、例えば2系統で入力される映像信号 $video_1$ 、2を1Hごとに順次サンプリングし、スキヤンドライバ13によって選択された行の画素11に対して書き込む処理を行う。

【0020】このソースドライバ14において、具体的には、2系統の映像信号 $video_1$ 、2が2本の映像信号ライン15-1、15-2を通して入力される。また、画素部の列ごとに配線された信号ライン $sig1 \sim sig4$ の各々に対して、2本の信号ラインを単位として2本の映像信号ライン15-2、15-1の各々との間にサンプリングスイッチ $sw1 \sim sw4$ が接続されている。すなわち、サンプリングスイッチ $sw1 \sim sw4$ は、その一端が信号ライン $sig1 \sim sig4$ の各々に接続され、その他端が2本の映像信号ライン15-2、15-1に対して交互に接続されてサンプリングスイッチ群16を構成している。

【0021】ソースドライバ14にはさらに、シフトレジスタ(各転送段17-1、17-2、17-3、17-4)が設けられている。このシフトレジスタの各転送段17-1、17-2、17-3、17-4からは、図2のタイミングチャートに示すように、水平スタートパルス $H_{st}$ にตอบสนองして水平クロック $CK$ に同期して順にサンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ が出力される。なお、本装置で用いる水平クロック $CK$ は、図5に示す従来装置で用いる水平クロック $CK$ (図6を参照)の2倍の周波数(周期が $\tau/2$ )に設定されている。

【0022】シフトレジスタの各転送段17-1、17-2、17-3、17-4から出力されるサンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ は、サンプリングスイッチ群16の各サンプリングスイッチ $sw1 \sim sw4$ にそれぞれ与えられる。ここで、これらサンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ の相互の位相関係について説明する。

【0023】シフトレジスタの各転送段17-1、17-2、17-3、17-4において、サンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ を生成するに当たり、サンプリングスイッチ群16の各スイッチのうち、同一の映像信号ラインに接続されるスイッチに対してはオーバーラップさせず(Non-Overlap)、隣接するスイッチに対してはオーバーラップさせるよう

に、サンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ を生成する。

【0024】すなわち、サンプリングスイッチ群16の各スイッチのうち、映像信号ライン15-2に接続されたサンプリングスイッチ $sw1$ と $sw3$ に与えられるサンプリングパルス $V_{h1-1}$ と $V_{h2-1}$ 、映像信号ライン15-1に接続されたサンプリングスイッチ $sw2$ と $sw4$ に与えられるサンプリングパルス $V_{h1-2}$ と $V_{h2-2}$ は相互にオーバーラップせず、隣接するサンプリングスイッチ $sw1 \sim sw4$ に与えられるサンプリングパルス $V_{h1-1}$ と $V_{h1-2}$ 、 $V_{h1-2}$ と $V_{h2-1}$ 、 $V_{h2-1}$ と $V_{h2-2}$ は相互にオーバーラップするように、サンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ を生成する。

【0025】具体的には、図2のタイミングチャートから明らかなように、サンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ は各々、水平クロック $CK$ の半クロック分だけ位相がずれた関係にある。これにより、サンプリングパルス $V_{h1-1}$ と $V_{h1-2}$ 、 $V_{h1-2}$ と $V_{h2-1}$ 、 $V_{h2-1}$ と $V_{h2-2}$ は水平クロック $CK$ の半クロック分だけ相互にオーバーラップし、またサンプリングパルス $V_{h1-1}$ の立ち下がりタイミングでサンプリングクロック $V_{h2-1}$ が立ち上がり、サンプリングパルス $V_{h1-2}$ の立ち下がりタイミングでサンプリングクロック $V_{h2-2}$ が立ち上がる位相関係となる。

【0026】また、サンプリングパルス $V_{h1-1}$ と $V_{h1-2}$ 、 $V_{h2-1}$ と $V_{h2-2}$ が水平クロック $CK$ の半クロック分だけ位相がずれた関係にあることに伴って、入力される2系統の映像信号 $video_1$ 、2についてもその位相関係となるように設定される。すなわち、映像信号 $video_1$ に対して映像信号 $video_2$ が、水平クロック $CK$ の半クロック分だけ位相が遅れた関係にある。

【0027】次に、上記構成の点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の駆動について、図2のタイミングチャートを参照して説明する。

【0028】先ず最初に、スキヤンドライバ13からゲートライン $V_{g1}$ に対して走査パルスが出力されると、この走査パルスがゲートライン $V_{g1}$ を通して1ライン(1行)目の各画素の薄膜トランジスタTFTのゲート電極に印加される。一方、シフトレジスタの各転送段17-1、17-2、17-3、17-4からは、サンプリングパルス $V_{h1-1}$ 、 $V_{h1-2}$ 、 $V_{h2-1}$ 、 $V_{h2-2}$ が、図2に示す位相関係を持って順に出力される。

【0029】この1ライン目の水平走査において、先ず、サンプリングパルス $V_{h1-1}$ が立ち上がる。すると、サンプリングスイッチ $sw1$ がオン(閉)状態となり、このサンプリングスイッチ $sw1$ を通して映像信号 $video_2$ が信号ライン $sig1$ に書き込まれる。次に、水平クロック $CK$ の半クロック後に、サンプリング



パルスVh1-2が立ち上がる。すると、サンプリングスイッチsw2がオン状態となり、このサンプリングスイッチsw2を通して映像信号video1が信号ラインsig2に書き込まれる。

【0030】さらに水平クロックCKの半クロック後に、サンプリングパルスVh1-1が立ち下がると同時に、サンプリングパルスVh2-1が立ち上がる。すると、サンプリングスイッチsw1がオフ（開）状態となって信号ラインsig1への映像信号video2の書き込みが終了し、代わってサンプリングスイッチsw3がオン状態となり、このサンプリングスイッチsw3を通して映像信号video2が信号ラインsig3に書き込まれる。

【0031】さらに水平クロックCKの半クロック後に、サンプリングパルスVh1-2が立ち下がると同時に、サンプリングパルスVh2-2が立ち上がる。すると、サンプリングスイッチsw2がオフ状態となって信号ラインsig2への映像信号video1の書き込みが終了し、代わってサンプリングスイッチsw4がオン状態となり、このサンプリングスイッチsw4を通して映像信号video1が信号ラインsig4に書き込まれる。

【0032】以上の駆動手順により、1ライン目の各画素に対して、シフトレジスタの各転送段17-1、17-2、17-3、17-4から順に出力されるサンプリングパルスVh1-1、Vh1-2、Vh2-1、Vh2-2に同期して、点順次に各画素に2系統の映像信号video1、2が交互に書き込まれる。2ライン目、3ライン目、4ライン目についても同様の手順によって書き込みが行われる。

【0033】上述したように、点順次駆動方式のアクティブマトリクス型液晶表示装置において、サンプリングパルスVh1-1、Vh1-2、Vh2-1、Vh2-2を生成するに当たり、サンプリングスイッチ群16の各スイッチのうち、同一の映像信号ラインに接続されたスイッチに対してはオーバーラップさせないようにしたことにより、サンプリングスイッチsw1とsw3、sw2とsw4が同時にオン状態とならないため、異なる信号ライン間（信号ラインsig1とsig3間、sig2とsig4間）で映像信号が干渉し合うことはなく、したがってゴーストが発生することはない。

【0034】また、サンプリングパルスVh1-1、Vh1-2、Vh2-1、Vh2-2を生成するに当たり、サンプリングスイッチ群16の隣接するサンプリングスイッチに対してはオーバーラップさせるようにしたことにより、信号ラインsig3への映像信号video2の書き込みを考えた場合に、その書き込みによって当該信号ラインsig3の電位が変化しても、この時間はサンプリングスイッチsw2がオン状態にあるため、信号ラインsig2がローインピーダンスにある。

【0035】これにより、図1に示すように、各画素11の薄膜トランジスタTFTのソース／ドレイン電極と信号ラインsig1～sig4の各々との間に寄生容量c1が存在した場合において、この寄生容量c1を介して信号ラインsig3の電位変化が信号ラインsig2に飛び込んだとしても、信号ラインsig2がローインピーダンスであることによってその影響を受けて信号ラインsig2の電位が変化することはない。したがって、従来技術の課題であった縦スジが発生することもない。

【0036】図3は、本発明の第2実施形態に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の構成例を示す回路図である。ここでは、簡単のために、4行8列の画素配列の場合を例に採って示している。また、本実施形態では、4系統の映像信号video1、2、3、4を入力とする液晶表示装置に適用した場合を例に採っている。なお、画素部の構造等については、第1実施形態の場合と全く同じであり、図中、図1と同等部分には同一符号を付して示している。

【0037】この第2実施形態に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置において、第1実施形態に係る液晶表示装置と異なるのは、ソースドライバ24の構成である。以下、このソースドライバ24の具体的な構成について説明する。

【0038】4系統の映像信号video1、2、3、4が4本の映像信号ライン25-1、25-2、25-3、25-4を通して入力される。また、画素部の列ごとに配線された信号ラインsig1～sig8の各々に対して、4本の信号ラインを単位として4本の映像信号ライン25-1、25-2、25-3、25-4の各々と間にサンプリングスイッチsw1～sw8が接続されている。すなわち、サンプリングスイッチsw1～sw8の各一端が信号ラインsig1～sig8の各々に接続され、サンプリングスイッチsw1～sw4、sw5～sw8の各他端がそれぞれ4本の映像信号ライン25-1、25-2、25-3、25-4に接続されている。

【0039】ソースドライバ24にはさらに、シフトレジスタ（各転送段27-1、27-2、27-3、27-4、27-5、27-6、27-7、27-8）が設けられている。このシフトレジスタの各転送段27-1、27-2、27-3、27-4、27-5、27-6、27-7、27-8からは、サンプリングパルスVh1-1、Vh1-2、Vh1-3、Vh1-4、Vh2-1、Vh2-2、Vh2-3、Vh2-4が順に出力される。そして、これらサンプリングパルスVh1-1、Vh1-2、Vh1-3、Vh1-4、Vh2-1、Vh2-2、Vh2-3、Vh2-4は、サンプリングスイッチsw1～sw8にそれぞれ与えられる。

【0040】サンプリングパルスVh1-1、Vh1-2、Vh1-3、Vh1-4、Vh2-1、Vh2-2、Vh2-3、Vh2-4を生成するに当たり、シフトレジスタの各転送

段27-1~27-8は、サンプリングスイッチsw1~sw8のうち、同一の映像信号ラインに接続されるスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせるように、サンプリングパルスVh1-1, Vh1-2, Vh1-3, Vh1-4, Vh2-1, Vh2-2, Vh2-3, Vh2-4を生成する。

【0041】すなわち、映像信号ライン25-4に接続されたスイッチsw1とsw5に与えられるサンプリングパルスVh1-1とVh2-1、映像信号ライン25-3に接続されたスイッチsw2とsw6に与えられるサンプリングパルスVh1-2とVh2-2、映像信号ライン25-2に接続されたスイッチsw3とsw7に与えられるサンプリングパルスVh1-3とVh2-3、映像信号ライン25-1に接続されたスイッチsw4とsw8に与えられるサンプリングパルスVh1-4とVh2-8は、相互にオーバーラップしないように、サンプリングパルスVh1-1, Vh1-2, Vh1-3, Vh1-4, Vh2-1, Vh2-2, Vh2-3, Vh2-4を生成する。

【0042】さらに、隣接するサンプリングスイッチsw1~sw8に与えられるサンプリングパルスVh1-1とVh1-2、Vh1-2とVh1-3、Vh1-3とVh1-4、Vh1-4とVh2-1、Vh2-1とVh2-2、Vh2-2とVh2-3、Vh2-3とVh2-4は、相互にオーバーラップするように、サンプリングパルスVh1-1, Vh1-2, Vh1-3, Vh1-4, Vh2-1, Vh2-2, Vh2-3, Vh2-4を生成する。

【0043】このように、4系統の映像信号video1, 2, 3, 4を入力とする点順次駆動方式のアクティブマトリクス型TFT液晶表示装置においても、サンプリングパルスVh1-1, Vh1-2, Vh1-3, Vh1-4, Vh2-1, Vh2-2, Vh2-3, Vh2-4を生成するに当たり、シフトレジスタの各転送段27-1~27-8は、サンプリングスイッチsw1~sw8のうち、同一の映像信号ラインに接続されるスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせるようにしたことにより、第1実施形態の場合と同様の駆動原理によってゴーストを発生させず、しかも縦スジを除去することができる。

【0044】なお、この第2実施形態においては、サンプリングスイッチsw1, sw2, sw3, sw4, sw5, sw6, sw7, sw8の各々に対してサンプリングパルスVh1-1, Vh1-2, Vh1-3, Vh1-4, Vh2-1, Vh2-2, Vh2-3, Vh2-4を与えることにより、サンプリングスイッチsw1, sw2, sw3, sw4, sw5, sw6, sw7, sw8を個々に駆動するとしたが、この構成に限定されるものではない。

【0045】その変形例の構成を図4に示す。同図から明らかなように、サンプリングスイッチsw1, sw2, sw3, sw4, sw5, sw6, sw7, sw8

を2個ずつ対にする。すなわち、サンプリングスイッチsw1とsw2、sw3とsw4、sw5とsw6、sw7とsw8を対にする。これに対し、ソースドライバ34において、シフトレジスタを4段の転送段37-1, 37-2, 37-3, 37-4で構成し、これら転送段37-1, 37-2, 37-3, 37-4からサンプリングパルスVh1-1, Vh1-2, Vh2-1, Vh2-2を出力するようにする。

【0046】これらサンプリングパルスVh1-1, Vh1-2, Vh2-1, Vh2-2を生成するに当たっても、サンプリングスイッチsw1~sw8のうち、同一の映像信号ラインに接続されるサンプリングスイッチに対してはオーバーラップさせず、隣接するスイッチに対してはオーバーラップさせるように、サンプリングパルスVh1-1, Vh1-2, Vh2-1, Vh2-2を生成することで、ゴーストを発生させず、しかも縦スジを除去することができる。また、シフトレジスタの段数を第2実施形態の場合の半分にできるため、ソースドライバの回路構成の簡略化を図ることもできる。

【0047】なお、上記各実施形態では、入力する映像信号の系統数が2系統、4系統の場合を例に採って説明したが、3系統の場合にも、また5系統以上の場合にも、上述した各実施形態の基本原理のもとに、同様に適用可能である。

【0048】また、上記実施形態においては、アナログ映像信号を入力とし、これをサンプリングして点順次に各画素を駆動するアナログインターフェース駆動回路を搭載した液晶表示装置に適用した場合について説明したが、デジタル映像信号を入力とし、これをラッチした後アナログ映像信号に変換し、このアナログ映像信号をサンプリングして点順次に各画素を駆動するデジタルインターフェース駆動回路を搭載した液晶表示装置にも、同様に適用可能である。

【0049】

【発明の効果】以上説明したように、本発明によれば、点順次駆動方式のアクティブマトリクス型液晶表示装置において、同一映像信号ラインに接続されたサンプリングスイッチに対してはオーバーラップさせないように、しかも隣接するサンプリングスイッチに対してはオーバーラップさせるようにサンプリングパルスを生成して各サンプリングスイッチを駆動するようにしたことにより、異なる信号ライン間で映像信号が干渉し合うことがないため、ゴーストを発生させずに済み、しかも各画素トランジスタのソース/ドレイン電極と信号ラインの各々との間に存在する寄生容量を介してある信号ラインの電位変化が隣りの信号ラインに飛び込んだとしても、その影響を受けることがないため、縦スジを発生させることもなく、よって画質を大幅に向上できることになる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る点順次駆動方式の

アクティブマトリクス型TFT液晶表示装置の構成例を示す回路図である。

【図2】第1実施形態に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の動作説明のためのタイミングチャートである。

【図3】本発明の第2実施形態に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の構成例を示す回路図である。

【図4】第2実施形態の変形例に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の構成例を示す回路図である。

【図5】点順次駆動方式のアクティブマトリクス型TFT

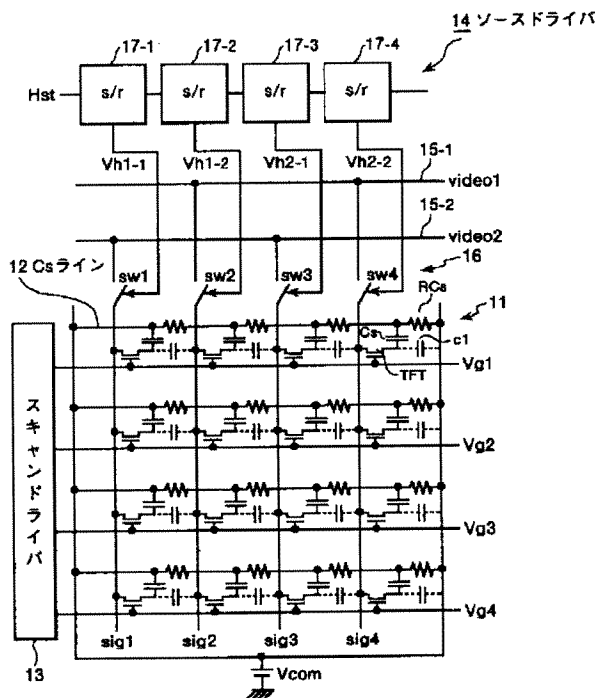
T液晶表示装置の従来例を示す回路図である。

【図6】従来例に係る点順次駆動方式のアクティブマトリクス型TFT液晶表示装置の動作説明のためのタイミングチャートである。

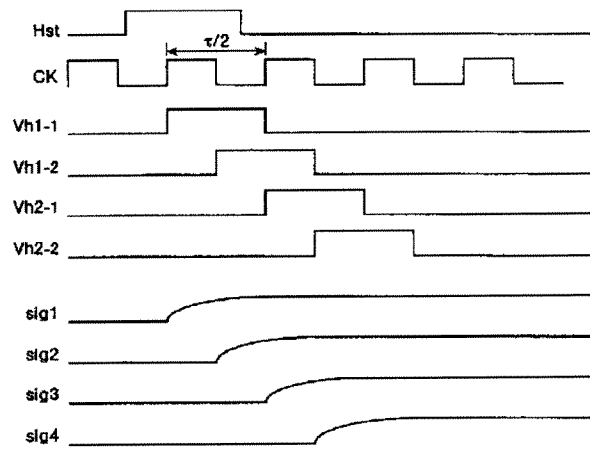
【符号の説明】

11…画素、12…Csライン、13…スキヤンドライバ、14、24、34…ソースドライバ、15-1、15-2、25-1～25-4…映像信号ライン、16…サンプリングスイッチ群、17-1～17-4、27-1～27-8、37-1～37-4…シフトレジスタの各転送段、sw1～sw8…サンプリングスイッチ

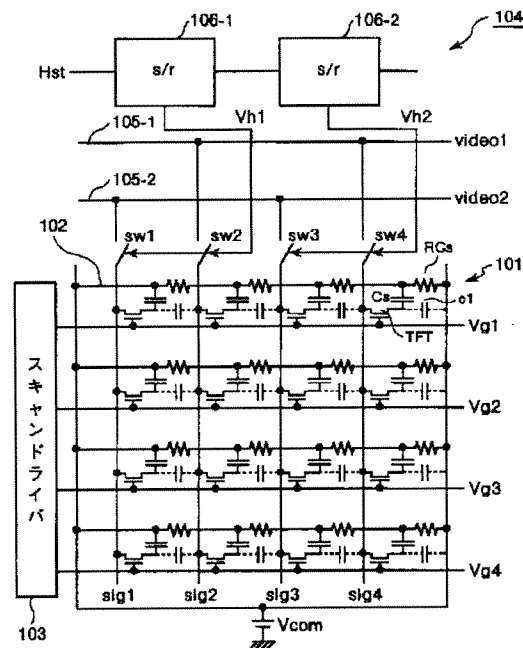
【図1】



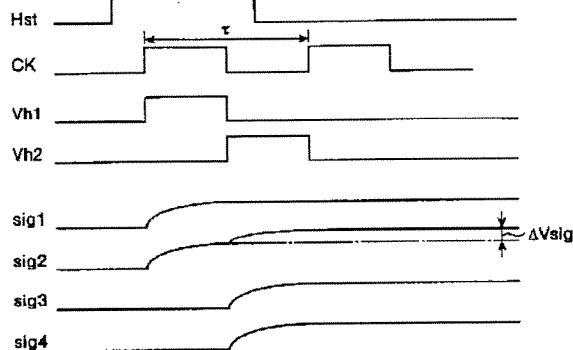
【図2】



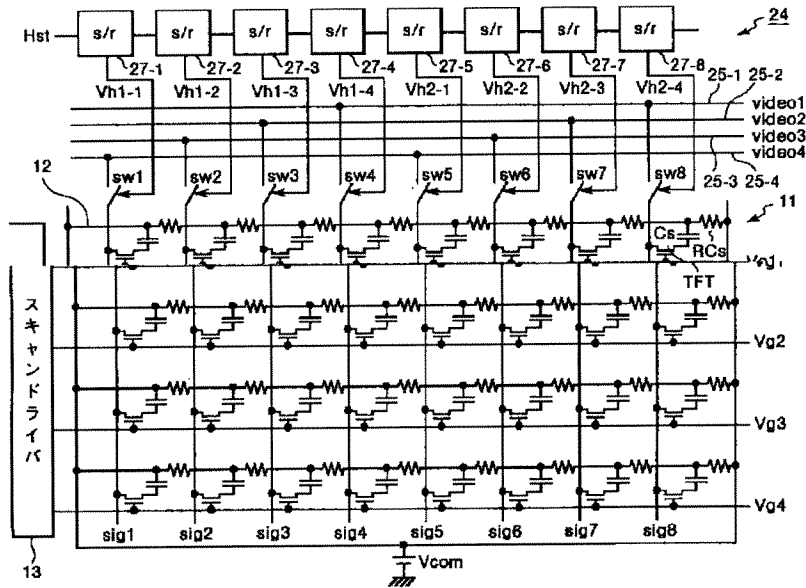
【図5】



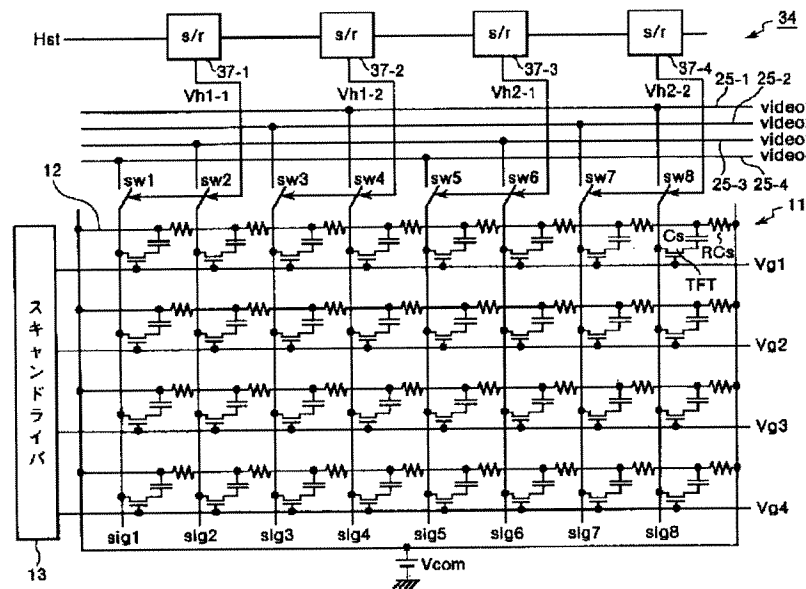
【図6】



【図3】



【図4】



フロントページの続き

Fターム(参考) 2H093 NA16 NA42 NC21 NC22 NC23  
 NC34 ND15 NF04  
 5C006 AA02 AA03 AA11 AC11 AC21  
 AF43 BB16 BC12 BF03 FA22  
 5C080 AA10 BB06 DD05 EE29 FF11  
 GG12 JJ02 JJ04